

AIDE MÉMOIRE – INSTRUCTIONS DU SIMULATEUR AQA.

<operand2> peut être Un entier positif : #nnn (exemple #42, ou en hexadécimal #0x1F)
ou bien un registre : Rm (exemple R1). Les registres vont de R0 à R12.

Lectures et écritures en mémoire ou dans les registres :

LDR Rd, <adr mémoire> Valeur stockée à l'<adr mémoire> ⇒ Rd
STR Rd, <adr mémoire> Valeur stockée dans Rd ⇒ <adr mémoire>
MOV Rd, <operand2> Valeur spécifiée par <operand2> ⇒ Rd

Additions et soustractions :

ADD Rd, Rn, <operand2> Valeur de Rn + Valeur spécifiée par <operand2> ⇒ Rd
SUB Rd, Rn, <operand2> Valeur de Rn – Valeur spécifiée par <operand2> ⇒ Rd

Branchements :

CMP Rn, <operand2> Compare la valeur de Rn avec la valeur spécifiée par <operand2> en vue d'un branchement conditionnel (BEQ, BNE, BGT, BLT).
B<condition> <label> Branchement conditionnel vers la position <label> dans le programme.
Le branchement se fait en fonction de la dernière comparaison :
BEQ: branchement si égal à ; BNE: si n'est pas égal à ; BGT: si strictement plus grand que ; BLT: si strictement moins grand que.
B <label> Branchement inconditionnel jusqu'à la position <label> dans le programme.

Opérations bit à bit logiques :

AND Rd, Rn, <operand2> Rn AND Valeur spécifiée par <operand2> ⇒ Rd
ORR Rd, Rn, <operand2> Rn OR Valeur spécifiée par <operand2> ⇒ Rd
EOR Rd, Rn, <operand2> Rn XOR Valeur spécifiée par <operand2> ⇒ Rd
MVN Rd, <operand2> NOT(Valeur spécifiée par <operand2>) ⇒ Rd
LSL Rd, Rn, <operand2> Décale la valeur du registre Rn de <operand2> bit(s) vers la gauche ⇒ Rd
LSR Rd, Rn, <operand2> Décale la valeur du registre Rn de <operand2> bit(s) vers la droite ⇒ Rd

Fin du programme

HALT Arrête l'exécution du programme.

Entrées-sorties

INP Rd,2 Lit un nombre au clavier et le stocke dans le registre Rd.
OUT Rd,4 Affiche la valeur du registre Rd comme nombre signé.
OUT Rd,5 Affiche la valeur du registre Rd comme nombre non signé.
OUT Rd,6 Affiche la valeur du registre Rd comme nombre hexadécimal.
OUT Rd,7 Affiche la valeur du registre Rd comme caractère Latin1.

Registre d'état (NZCV) (uniquement mis à jour par l'instruction CMP)

CMP Rm,Rn Modifie les bits du registre d'état en fonction de la valeur de Rm – Rn :
Si Rm – Rn = 0 Le drapeau Z(éro) est levé, c'est à dire mis à 1. Sinon, il est mis à 0.
Si Rm – Rn < 0 Le drapeau N(égatif) est levé, c'est à dire mis à 1. Sinon, il est mis à 0.
L'état des drapeaux C(arry) et (o)V(erflow) est plus délicat à interpréter. Ces drapeaux indiquent un dépassement de capacité dans le cas d'un calcul non signé ou signé.